



Pour les PIC18F

Généralités sur les ports E/S

En fonction du modèle de processeur choisi et des fonctionnalités activées, jusqu'à 5 ports E/S peuvent être utilisés. La plupart des broches des ports E/S sont multiplexées avec d'autres périphériques. L'utilisation de la ligne en E/S interdit l'utilisation de celle-ci pour le périphérique, et inversement.

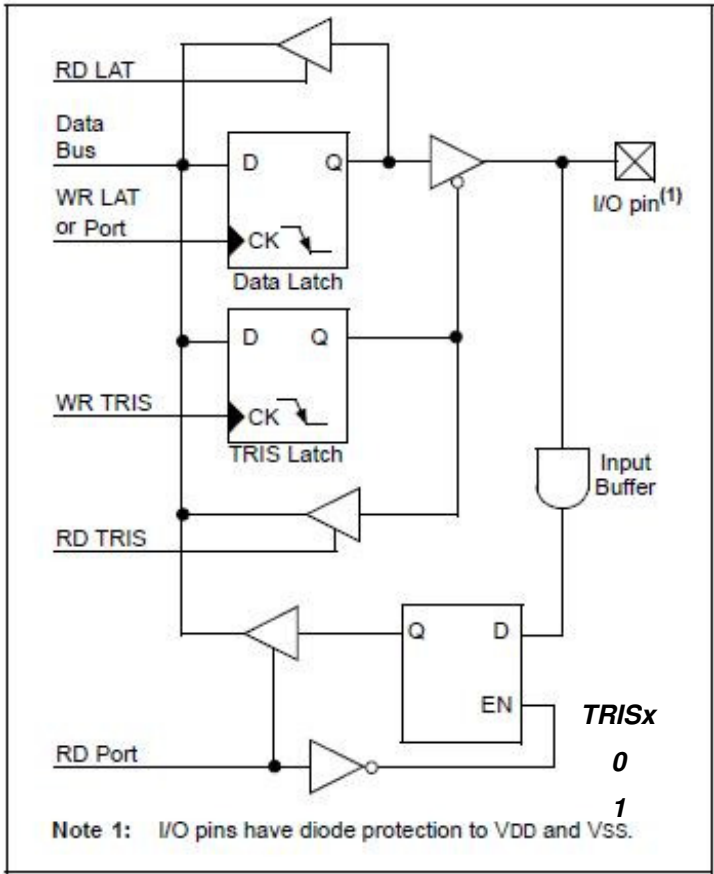
Chaque port est associé à 3 registres :

- TRIS : Registre de direction de données (DDR)
- PORT : Pour la lecture des niveaux présents sur les broches.
- LAT : Buffer de sortie (Output Latch).

Remarque :

Les registres LATx sont des nouveautés par rapport à la famille des PIC16F. En sortie, le contenu du LAT et du PORT associé sont identiques. Sur une ligne en entrée, ils peuvent être différents. **Le niveau électrique présent sur la broche est obtenu par la lecture du registre PORT.**

Le modèle simplifié d'une ligne de port est le suivant (l'influence des autres périphériques n'est pas représentée).



La configuration d'un bit du registre **TRIS** correspondant à une ligne de port configure cette ligne soit en entrée ('1'), soit en sortie ('0') :

Etat ligne	
Sortie	0
Entrée	1





Pour les PIC18F

Généralités sur les ports E/S

En fonction du modèle de processeur choisi et des fonctionnalités activées, jusqu'à 5 ports E/S peuvent être utilisés. La plupart des broches des ports E/S sont multiplexées avec d'autres périphériques. L'utilisation de la ligne en E/S interdit l'utilisation de celle-ci pour le périphérique, et inversement.

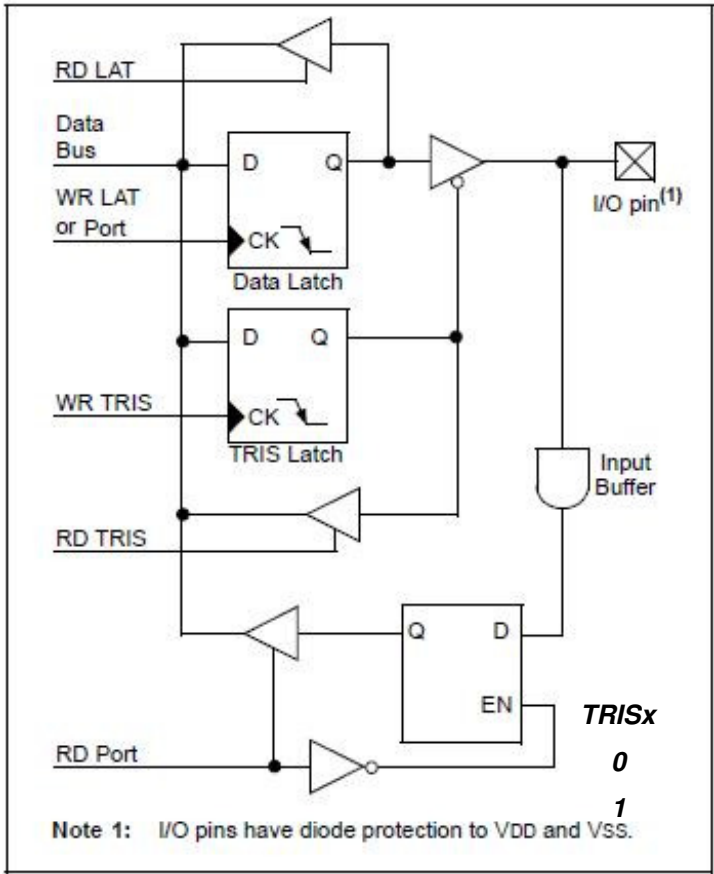
Chaque port est associé à 3 registres :

- TRIS : Registre de direction de données (DDR)
- PORT : Pour la lecture des niveaux présents sur les broches.
- LAT : Buffer de sortie (Output Latch).

Remarque :

Les registres LATx sont des nouveautés par rapport à la famille des PIC16F. En sortie, le contenu du LAT et du PORT associé sont identiques. Sur une ligne en entrée, ils peuvent être différents. **Le niveau électrique présent sur la broche est obtenu par la lecture du registre PORT.**

Le modèle simplifié d'une ligne de port est le suivant (l'influence des autres périphériques n'est pas représentée).



La configuration d'un bit du registre **TRIS** correspondant à une ligne de port configure cette ligne soit en entrée ('1'), soit en sortie ('0') :

Etat ligne	
Sortie	0
Entrée	1





PIC entrée / sortie

1/1